

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2003 年 7 月 10 日 (10.07.2003)

PCT

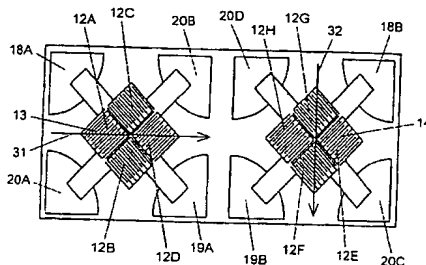
(10) 国際公開番号  
WO 03/056276 A1

- (51) 国際特許分類: G01C 17/30, G01R 33/06 (72) 発明者; および  
(21) 国際出願番号: PCT/JP02/13436 (75) 発明者/出願人 (米国についてののみ): 尾中 和弘 (ON-  
AKA, Kazuhiro) [JP/JP]; 〒663-8005 兵庫県 西宮市下  
(22) 国際出願日: 2002 年 12 月 24 日 (24.12.2002) 大市西町 8-1 3 Hyogo (JP).  
(25) 国際出願の言語: 日本語 (74) 代理人: 岩橋 文雄, 外 (IWAHASHI, Fumio et al.); 〒  
571-8501 大阪府 門真市 大字門真 1 0 0 6 番地 松下  
(26) 国際公開の言語: 日本語 電器産業株式会社内 Osaka (JP).  
(30) 優先権データ: (81) 指定国 (国内): CN, JP, KR, US.  
特願 2001-396389 2001 年 12 月 27 日 (27.12.2001) JP (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY,  
CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL,  
PT, SE, SI, SK, TR).  
(71) 出願人 (米国を除く全ての指定国について): 松下電  
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-  
TRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府 門真市  
大字門真 1 0 0 6 番地 Osaka (JP). 添付公開書類:  
— 国際調査報告書

[続葉有]

(54) Title: DIRECTION SENSOR AND ITS PRODUCTION METHOD

(54) 発明の名称: 方位センサとその製造方法



(57) Abstract: A direction sensor comprises first and second bridge circuits each having at least two sensor elements that are provided on a major surface of a substrate, have their longitudinal directions perpendicular to each other, and are connected in series and first and second magnetic bias applying sections opposed to the respective first and second bridge circuits. The directions of the magnetic fields applied by the magnetic bias applying sections are different from each other. The direction sensor does not use any holder nor coil, and therefore can be reduced in size.

(57) 要約:

方位センサであって、基板の主面に設けられその長手方向が互いに直交しかつ直列に接続された、少なくとも 2 個の検出素子をそれぞれ有する第 1、第 2 のブリッジ回路と、この第 1、第 2 のブリッジ回路に対向する位置にそれぞれ第 1、第 2 の磁気バイアス印加部を備える。この磁気バイアス印加部の磁界の向きは、互いに異なっている。この方位センサはホルダーやコイルを用いないため、小型化が可能である。

WO 03/056276 A1



2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

## 明細書

### 方位センサとその製造方法

#### 技術分野

- 5 本発明は、各種電子機器に使用される方位センサとその製造方法に関する。

#### 背景技術

- 10 図10Aは従来の方位センサの斜視図、図10Bは同A-A線断面図である。

従来の方位センサは、以下の構成を備えている。

- ・基板1上面に4個の検出素子2A～2Dを有するブリッジ回路3
- ・このブリッジ回路3を有する基板1を覆うようにして基板1を保持するホルダー4
- ・このホルダー4の周りを巻回し所定巻数の導電線からなり互いに直交する磁気バイアス印加部としての第1、第2のコイル5A、5B

- 20 上記従来の方位センサは、検出素子2A～2Dが設けられた基板1がホルダー4で覆われ、さらにこのホルダー4の周囲を第1、第2のコイル5A、5Bが巻回している。このため従来の方位センサは、形状が大きく、小形化が困難である。

#### 発明の開示

- 25 本発明の方位センサは、基板の主面に設けられた少なくとも2以上の検出素子を備えた第1の検出回路と、同構成の第2の検出回路と、第1の検出回路に対向する位置に設けられた第1の磁気バイアス印加部と、第2の検出回路に対向に設けられた第2の磁気バイアス印加部とを備えている。第2の磁気バイアス印加部は、第1の磁
- 30 気バイアス印加部が発生する磁界の向きと異なる方向に磁界を発生

する。

### 図面の簡単な説明

図 1 A は本発明の実施の形態 1 における方位センサの斜視図である。  
5

図 1 B は本発明の実施の形態 1 における方位センサの分解斜視図である。

図 2 は、図 1 A の A - A 線における本発明の実施の形態 1 における方位センサの断面図である。

10 図 3 は本発明の実施の形態 1 における方位センサの要部である第 1、第 2 のブリッジ回路の上面図である。

図 4 は本発明の実施の形態 1 における方位センサの要部である第 1 のブリッジ回路の電気回路図である。

15 図 5 は本発明の実施の形態 1 における方位センサの第 1、第 2 の磁気バイアス印加部で発生する磁界の強度と、検出された方位のばらつきとの関係を示した図である。

図 6 は本発明の実施の形態 1 による他の方位センサの断面図である。

図 7 は本発明の実施の形態 2 の方位センサの断面図である。

20 図 8 は本発明の実施の形態 3 の方位センサの要部である第 1、第 2 のブリッジ回路周辺の上面図である。

図 9 は本発明の実施の形態 1 ~ 3 による方位センサの第 1 の検出回路のバリエーションの回路図である。

図 10 A は従来の方位センサの斜視図である。

25 図 10 B は、図 10 A の A - A 線における従来の方位センサの断面図である。

### 発明を実施するための最良の形態

以下、本発明の実施の形態を図面を用いて説明する。なお、同様の構成をなすものは同じ符号を付して説明し、詳細な説明を省略す  
30

る。

(実施の形態 1)

図 1 A は本発明の実施の形態 1 の方位センサの斜視図、図 1 B は同分解斜視図、図 2 は同 A-A 線断面図、図 3 は同要部である第 1、  
5 第 2 のブリッジ回路の上面図である。図 4 は実施の形態 1 の方位センサにおける第 1 のブリッジ回路の電気回路図である。

図 1 A ~ 図 3 に示すように、本実施の形態の方位センサは、以下の構成を備えている。

・基板 1 1

10 ・この基板 1 1 上面に設けられた、第 1 の検出素子 1 2 A ~ 第 4 の検出素子 1 2 D とを備えた第 1 のブリッジ回路 1 3 (第 1 の検出回路)

・第 5 の検出素子 1 2 E ~ 第 8 の検出素子 1 2 H を備えた第 2 のブリッジ回路 1 4 (第 2 の検出回路)

15 ・第 1 のブリッジ回路 1 3 と第 2 のブリッジ回路 1 4 上面にそれぞれ設けられた絶縁層 1 5 A、1 5 B

・絶縁層 1 5 A、1 5 B の上面に第 1、第 2 のブリッジ回路 1 3、1 4 とそれぞれ対向する位置にそれぞれ設けられた第 1 の磁気バイアス印加部 1 6、第 2 の磁気バイアス印加部 (以下、印加部と称す)

20 1 7

・第 1 の印加部 1 6、第 2 の印加部 1 7 の上面にそれぞれ設けられた、エポキシ樹脂、シリコン樹脂等からなる被覆層 2 1 A、2 1 B

25 なお、第 1、第 2 の印加部 1 6、1 7 はその発生する磁界の向きは図 3 にそれぞれ矢印 3 1、3 2 で示すように、互いに略 90° 異なるように構成されている。

以下、これらの構成要素について説明する。

基板 1 1 は、矩形状でアルミナなどの絶縁性を有する材料からなり、好ましくはその主面にガラスグレーズ層が形成されているもの  
30 がよい。ガラスグレーズ層は平滑な表面を得易く、第 1 のブリッジ

回路 1 3、第 2 のブリッジ回路 1 4 の形成が容易となるからである。

第 1 のブリッジ回路 1 3 は第 1 の検出素子 1 2 A、第 2 の検出素子 1 2 B、第 3 の検出素子 1 2 C および第 4 の検出素子 1 2 D とから構成される。ここで、第 1 の検出素子 1 2 A から第 4 の検出素子 1 2 D は、強磁性薄膜や人工格子多層膜等を複数折り返して形成される。強磁性薄膜は Ni Co, Ni Fe 等からなり、外部磁界が垂直に印加されたときに抵抗値変化率が最大となる。また、複数折り返すことによって、地磁気が横切る本数が増えるため、抵抗値変化率が大きくなり、地磁気の検出感度が向上する。

10   ここで、第 1 の検出素子 1 2 A と第 2 の検出素子 1 2 B とは電氣的に直列に接続されており、第 3 の検出素子 1 2 C と第 4 の検出素子 1 2 D も電氣的に直列に接続されている。そして、第 1 の検出素子 1 2 A と第 2 の検出素子 1 2 B の直列回路と、第 3 の検出素子 1 2 C と第 4 の検出素子 1 2 D の直列回路とは電氣的に並列に接続し  
15   ている。さらに、第 1 の検出素子 1 2 A と第 2 の検出素子 1 2 B との接続部は第 1 の出力電極 2 0 A と接続しており、第 3 の検出素子 1 2 C と第 4 の検出素子 1 2 D との接続部は第 2 の出力電極 2 0 B と接続している。

また、第 1 の検出素子 1 2 A と第 2 の検出素子 1 2 B とは、パターンの長手方向が互いに略 90° 異なっている。第 3 の検出素子 1 2 C と第 4 の検出素子 1 2 D においても同様の構成である。そして、第 1 の検出素子 1 2 A と第 4 の検出素子 1 2 D とは、パターンの長手方向が平行である。第 2 の検出素子 1 2 B と第 3 の検出素子 1 2 C においても同様の構成である。

25   なお、第 1 の検出素子 1 2 A と第 3 の検出素子 1 2 C とは、入力電極 1 8 A に接続している。一方、第 2 の検出素子 1 2 B と第 4 の検出素子 1 2 D とは、グランド電極 1 9 A に接続している。

このように、第 1 の検出素子 1 2 A から第 4 の検出素子 1 2 D は図 4 に示すようにフルブリッジを構成する。よってブリッジ回路の  
30   作用により、第 1 の出力電極 2 0 A と第 2 の出力電極 2 0 B からそ

れぞれ得られた2つの出力電圧の差動電圧の変動は大きくなる。このため、方位が精度良く検知される。さらに2つの出力電圧のノイズをキャンセルできるため、ノイズによる検出ばらつきが小さくなる。

- 5      さらに、第1の検出素子12A～第4の検出素子12Dはそれぞれその長手方向が第1の印加部16で発生する磁界と45°の角度をなしている。このように構成することによって、第1の検出素子12A～第4の検出素子12Dの抵抗値が磁界の変化に対しリニアに変化するとみなすことができる。そのため差動電圧から方位が容易に算出される。なお、本実施の形態においては、第1の検出素子12A～第4の検出素子12Dはその長手方向が第1の印加部16で発生する磁界となす角度を45°としている。この角度が0°、180°では第1の印加部16で発生する磁界が検出素子の抵抗値変化に寄与しないので、バイアス磁界の役割を果たさない。従って、
- 10      45°以外でも0°と180°を除いた角度にすることが好ましい。

また、入力電極18A、グランド電極19A、第1の出力電極20A、第2の出力電極20Bはそれぞれ銀、銀パラジウム等で構成されている。

- 第1のブリッジ回路13と同様に、第2のブリッジ回路14も第5の検出素子12E、第6の検出素子12F、第7の検出素子12Gおよび第8の検出素子12Hとを備える。そして入力電極18B、グランド電極19B、第3の出力電極20C、および第4の出力電極20Dと接続している。
- 20

- これらの構成要素は、それぞれ、第2のブリッジ回路14の第5の検出素子12Eが第1のブリッジ回路13の第1の検出素子12Aに対応する。以下同様に、第6の検出素子12Fが第2の検出素子12Bに、第7の検出素子12Gが第3の検出素子12Cに、第8の検出素子12Hが第4の検出回路12Dに、入力電極18Bが入力電極18Aに、グランド電極19Bがグランド電極19Aに、第3の出力電極20Cが第1の出力電極20Aに、第4の出力電極20Dが第2の出力電極20B
- 25
- 30

に対応する。

なお、入力電極 18 A と入力電極 18 B とは電氣的に接続され、グランド電極 19 A とグランド電極 19 B とも電氣的に接続されている。すなわち、第 1 のブリッジ回路 13 と第 2 のブリッジ回路 14 とは電氣的に並列に接続されている。

入力電極 18 A、18 B、グランド電極 19 A、19 B、第 1 の出力電極 20 A、第 2 の出力電極 20 B、第 3 の出力電極 20 C および第 4 の出力電極 20 D は、それぞれ、外部と信号の入出力のため露出している。

10 絶縁層 15 A は第 1 のブリッジ回路 13 上面に、絶縁層 15 B は第 2 のブリッジ回路 14 上面にそれぞれ設けられている。これらは絶縁性を有する  $\text{SiO}_2$ 、アルミナ、エポキシ樹脂、シリコン樹脂等からなり、第 1、第 2 のブリッジ回路 13、14 と第 1、第 2 の印加部 16、17 とを電氣的に絶縁をしている。このとき、第 1 の検  
15 出素子 12 A ～第 4 の検出素子 12 D を絶縁層 15 A で覆い、第 5 の検出素子 12 E ～第 8 の検出素子 12 H を絶縁層 15 B で覆うようにする。

なお、絶縁層 15 A、15 B として  $\text{SiO}_2$  を用いると、第 1、第 2 の印加部 16、17 として  $\text{CoPt}$  合金を用いる場合には、第  
20 1、第 2 の印加部 16、17 との密着性が良くなる。このため、耐湿性等の信頼性が向上する。また安価となる。

第 1 の印加部 16 は絶縁層 15 A の上面の、第 1 のブリッジ回路 13 と対向する位置に、第 2 の印加部 17 は、絶縁層 15 B の上面の、第 2 のブリッジ回路 14 と対向する位置にそれぞれ設けられて  
25 いる。これらは磁界の向きが設定された  $\text{CoPt}$  合金、 $\text{CoCrPt}$  合金、フェライト等の磁石からなる。第 1 の印加部 16 は第 1 のブリッジ回路 13 全面を覆う。また第 2 の印加部 17 は第 2 のブリッジ回路 14 全面を覆う。また、第 1、第 2 の印加部 16、17 で発生する磁界の向きは前述のように互いに略  $90^\circ$  異なっている。  
30 さらに、第 1、第 2 の印加部 16、17 は  $5 \sim 200 \text{ Oe}$  の強度の磁



界を発生する。

ここで、第1、第2の印加部16、17の磁界強度を5～200 Eとした理由について説明する。

図5は、第1、第2の印加部16、17で発生する磁界の強度と、  
5 検出された方位のばらつきとの関係を示した図である。この図では  
許容される方位のばらつきを7°としている。これは36方位を検  
出するために許される最大限のばらつきである。

図5から明らかなように、磁界の強度を5～200 eとすること  
によって、検出された方位のばらつきを低減され、方位が精度良く  
10 検出されることがわかる。

このようにすると、磁界の強度が200 e以下のため、地磁気の  
磁界強度との差が小さくなる。また磁界の強度が50 e以上のため、  
第1、第2のブリッジ回路13、14が一定以上の強度で出力する。  
以上の理由により、第1、第2の印加部16、17の磁界強度を5  
15 ～200 eとすることが好ましい。

なお、要望される検出方位のばらつきが小さい場合には、磁界の  
強度の範囲を更に限定する必要がある。たとえば、許容される方位  
のばらつきが5°の場合には磁界強度を6.0～18.00 eとす  
る。さらに好ましくは、磁界強度を7.5～15.00 eとすれば  
20 よい。

また、第1、第2の印加部16、17としてC o P t合金を用い  
ると、その厚みを500 nm程度に小さくできる。しかも、厚みの  
ばらつきが小さくなるため、バイアス磁界の強度が安定する。

なお、第1、第2の印加部16、17としてフェライトを用いれ  
25 ば、印加部16、17は安価になる。

以下、本発明の実施の形態1における方位センサの製造方法に  
ついて説明する。

まず、基板11の上面に第1の検出素子12 A～第8の検出素子  
12 H、入力電極18 A、18 B、グランド電極19 A、19 B、  
30 第1の出力電極20 A～第4の出力電極20 Dを形成する。この際

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/13436

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> G01C17/30, G01R33/06

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> G01C17/30, G01R33/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2003  
Kokai Jitsuyo Shinan Koho 1971-2003 Toroku Jitsuyo Shinan Koho 1994-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 98/57188 A1 (KONINKLIJKE PHILIPS ELECTRONICS N.V.), 17 December, 1998 (17.12.98), Full text; Figs. 1 to 4 & EP 927361 A & US 6100686 A & JP 2000-516724 A	1, 2, 4-6, 11, 12, 14, 17 3, 8, 9, 10
X	JP 2-186285 A (Nippondenso Co., Ltd.), 20 July, 1990 (20.07.90), Full text; Fig. 1 (Family: none)	1, 7, 8
X	JP 64-31071 A (Nippondenso Co., Ltd.), 01 February, 1989 (01.02.89), Full text; Fig. 1 (Family: none)	1, 7, 8

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

\* Special categories of cited documents:  
 "A" document defining the general state of the art which is not considered to be of particular relevance  
 "E" earlier document but published on or after the international filing date  
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
 "O" document referring to an oral disclosure, use, exhibition or other means  
 "P" document published prior to the international filing date but later than the priority date claimed  
 "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
 "&" document member of the same patent family

Date of the actual completion of the international search  
01 April, 2003 (01.04.03)

Date of mailing of the international search report  
15 April, 2003 (15.04.03)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/13436

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-345498 A (Yamaha Corp.), 14 December, 2001 (14.12.01), Column 11, lines 31 to 32; column 16, lines 29 to 33; Fig. 10 (Family: none)	3, 9, 15

印刷、蒸着等の方法を用いる。

このとき、第1の検出素子12A～第4の検出素子12Dにより第1のブリッジ回路13を形成し、入力電極18A、グランド電極19A、第1の出力電極20A、第2の出力電極20Bを所定の位置に形成する。同様に、第5の検出素子12E～第8の検出素子12Hにより第2のブリッジ回路14を形成し、入力電極18B、グランド電極19B、第3の出力電極20C、第4の出力電極20Dを所定の位置に形成する。

次に、第1のブリッジ回路13の上面に絶縁層15Aを、第2のブリッジ回路14の上面に絶縁層15Bをそれぞれ形成する。前述のように、絶縁層15Aは第1の検出素子12A～第4の検出素子12Dを、絶縁層15Bは第5の検出素子12E～第8の検出素子12Hをそれぞれ覆うようにする。

次に、絶縁層15Aの上面の、第1のブリッジ回路13と対向する位置に第1の磁気バイアス印加部16を印刷、エッチング等によって形成する。また絶縁層15Bの上面の、第2のブリッジ回路14と対向する位置に第2の磁気バイアス印加部17を形成する。その後、第1、第2の印加部16、17に磁場発生コイルを近接することによって、それぞれの磁界の向きを設定する。

このとき図3のように、第1の検出素子12A～第8の検出素子12Hが、その長手方向が第1、第2の印加部16、17で発生する磁界と45°の角度をなすようにする。また、第1、第2の印加部16、17で発生する磁界の方向が略90°異なるようにする。

なお、第1、第2の印加部16、17をリフトオフ法によって形成することが好ましい。これにより絶縁層15A、絶縁層15B、第1、第2のブリッジ回路13、14がダメージを受けない。

すなわち、まず第1、第2の印加部16、17を形成しない部分にレジストを形成する。次に、絶縁層15A、15Bの全面に、第1、第2の印加部16、17を構成する磁性材料を配する。そして、レジストを除去して所定位置に第1、第2の印加部16、17を設

ける。このようにすることで、レジストを除去さえすれば不要な磁性材料も同時に除去される。このため、エッチング法のように不要な磁性材料を直接除去する必要がなく、そのためのエッチング液等が絶縁層 15 A、15 B、第 1、第 2 のブリッジ回路 13、14 へ付着あるいは浸透することがない。

特に第 1、第 2 の印加部 16、17 として CoPt 合金をエッチング法で形成する場合、エッチング液として強酸性のものを使用する必要がある。このため、エッチング液によって絶縁層 15 A、15 B または第 1、第 2 のブリッジ回路 13、14 がダメージを受け、耐湿性等が低下して信頼性を損なう。しかし、リストオフ法を適用すればこのような問題は生じず、信頼性の高い方位センサが得られる。

また、本実施の形態では第 1、第 2 の印加部 16、17 を形成後、それらの磁界の向きを設定する。このようにすることで、第 1、第 2 の印加部 16、17 の磁界の向きを同時に、あるいは連続して設定できるため、生産性が向上する。なお、すでに磁界の向きが設定された磁石を絶縁層 15 上面に配置するようにしてもよい。

最後に、第 1 印加部 16 の上面にモールド等によって被覆層 21 A を、第 2 の印加部 17 の上面にモールド等によって被覆層 21 B をそれぞれ形成する。

以下、本発明の実施の形態 1 における方位センサの動作について説明する。

まず、第 1 のブリッジ回路 13 の入力電極 18 A とグランド電極 19 A の間に所定の電圧を印可する。このとき、第 1 の検出素子 12 A ~ 第 4 の検出素子 12 D には、第 1 の磁気バイアス印加部 16 から発生した磁界と地磁気が作用して、その抵抗値が変化する。このとき、第 1 の出力電極 20 A と第 2 の出力電極 20 B から抵抗値変化に応じた電圧が出力され、この 2 つの差動出力電圧を検出する。この電圧は、地磁気と第 1 のブリッジ回路 13 とが交わる角度によって変化する。地磁気と第 1 のブリッジ回路 13 とが交わる角度に

対し、この差動出力電圧は、略正弦波的に変化する。

第2のブリッジ回路14においても同様に、第3の出力電圧20Cと第4の出力電圧20D間に、地磁気と第2のブリッジ回路14とが交わる角度に応じて略正弦波的に変化する差動出力電圧が検出5される。

ここで、本実施の形態のように第1の印加部16と第2の印加部17との磁界方向は $90^\circ$ 異なっている。これにより、一方の差動出力電圧と他方の差動出力電圧との位相は $90^\circ$ ずれたものとなる。即ち、方位を $\theta$ とすると一方の出力が $A \sin \theta$ 、他方の出力が $A' \cos \theta$ となる。こららを振幅 $A$ 、 $A'$ で規格化してやれば、両出力の比、 $\tan \theta$ が計算され、容易に方位 $\theta$ が検出される。なお、振幅がほぼ同じになるように印加部の強度バラツキを抑えれば規格化処理の必要はない。

このとき、第1、第2の印加部16、17で発生する磁界の向きは、方位 $\theta$ の計測ばらつきが所定の範囲内、例えば $7^\circ$ に収まる程度に異なるようにすればよい。本実施の形態では、第1、第2の印加部16、17で発生する磁界の向き31、32のなす角を略 $90^\circ$ とした。しかしこの角度は $90^\circ$ でなくてもよい。すなわち、第1、第2の印加部16、17で発生する磁界の向きを異なるようにすれば、第1、第2のブリッジ回路13、14の出力の位相が互いに異なる。第1のブリッジ回路13の出力は正弦波的に変化するため同一値を2つの方位の角度で取る。しかし第1のブリッジ回路13の出力と第2のブリッジ回路14の出力との差の符号によって、方位は1つの角度に決定される。これにより、 $0 \sim 360^\circ$ の範囲の全方位を検出できる。このとき、第1、第2のブリッジ回路13、14の各出力の位相が重ならない程度に磁界の向きを異なるようにする必要はある。

尚、本実施の形態において、絶縁層15A、15Bは分離した別の層であり、被覆層21A、21Bにおいても分離した別の層であったが、図6のようにそれぞれを一体に構成してもよい。

図 6 は、本発明の実施の形態 1 の他の方位センサの断面図である。被覆層 1 5 は第 1 のブリッジ回路 1 3 と第 2 のブリッジ回路 1 4 とをともに覆っている。また、被覆層 2 1 も第 1 の印加部 1 6 と第 2 の印加部 1 7 とを覆っている。

- 5    このような構成であっても図 1 に示す方位センサと同様の作用効果を得ることができる。

#### (実施の形態 2)

- 10   本発明の実施の形態 2 について図 7 を用いて説明をする。図 7 は本発明の実施の形態 2 の方位センサの断面図である。

実施の形態 1 では基板の片面側に第 1、第 2 のブリッジ回路等を形成していたが、実施の形態 2 においては、基板の上面に第 1 のブリッジ回路を、基板の下面に第 2 のブリッジ回路を形成する。これ以外の構成は実施の形態 1 と同様である。

- 15   以下、実施の形態 2 の構成について説明する。

- 基板 1 1 の上面に第 1 のブリッジ回路 1 3 が形成され、第 1 のブリッジ回路 1 3 の上面に第 1 の絶縁層 1 5 A が形成されている。第 1 の絶縁層 1 5 A の上面の、第 1 のブリッジ回路 1 3 と対向する位置に第 1 の磁気バイアス印加部 1 6 が形成され、さらにその上面に  
20   第 1 の被覆層 2 1 A が形成されている。

- また、基板 1 1 の下面に第 2 のブリッジ回路 1 4 が形成され、第 2 のブリッジ回路 1 4 の下面に第 2 の絶縁層 1 5 B が形成されている。第 2 の絶縁層 1 5 B の下面の、第 2 のブリッジ回路 1 4 と対向する位置に第 2 の磁気バイアス印加部 1 7 が形成され、さらにその  
25   下面に第 2 の被覆層 2 1 B が形成されている。

- このように本実施の形態による方位センサは、第 1、第 2 のブリッジ回路 1 3、1 4 を基板 1 1 の別の面に形成している。このため、第 1、第 2 のブリッジ回路 1 3、1 4 を同一面に形成するより主面の面積が小さくなる。これにより、方位センサが小型化される。さ  
30   らに、第 1、第 2 の印加部 1 6、1 7 を別の面に形成しているため、

第 1、第 2 の印加部 1 6, 1 7 間の距離が大きくなる。これにより、第 1 の印加部 1 6 から発生した磁界から第 2 のブリッジ回路 1 4 への影響が小さくなる。同様に、第 2 の印加部 1 7 から発生した磁界から第 1 のブリッジ回路 1 3 への影響が小さくなる。

5

(実施の形態 3)

本発明の実施の形態 3 について図 8 を用いて説明する。図 8 は本発明の実施の形態 3 の方位センサの要部である第 1、第 2 のブリッジ回路の上面図である。

10 実施の形態 3 の方位センサでは、実施の形態 1 の方位センサにさらに、磁界バイアス印加部を上面視にて第 1、第 2 のブリッジ回路 1 3, 1 4 の周囲にも設けている。

図 8 に示すように、第 1 のブリッジ回路 1 3 の周辺に磁気バイアス印加部 1 6 A、1 6 B、1 6 C、1 6 D が配置されている。これらは周囲磁気バイアス印加部を構成する。同様に第 2 のブリッジ回路 1 4 の周辺に磁気バイアス印加部（以下、印加部と称す）1 7 A、1 7 B、1 7 C、1 7 D が配置されている。

ここで、印加部 1 6 A が第 1 のブリッジ回路 1 3 と向かい合う側を N 極としている。また、第 1 のブリッジ回路 1 3 を介して印加部 1 6 A と対向して位置する印加部 1 6 B は、第 1 のブリッジ回路 1 3 と向かい合う側を S 極としている。第 1 のブリッジ回路 1 3 の周辺にあって印加部 1 6 A と印加部 1 6 B との間に位置する印加部 1 6 C は、印加部 1 6 A と対向する側を N 極、印加部 1 6 B と対向する側を S 極としている。第 1 のブリッジ回路 1 3 を介して印加部 1 6 C と対向し、かつ印加部 1 6 A と印加部 1 6 B との間に位置する印加部 1 6 D は、印加部 1 6 A と対向する側を N 極、印加部 1 6 B と対向する側を S 極としている。

30 印加部 1 7 A ~ 1 7 D は、第 2 のブリッジ回路 1 4 の周辺に配置されたものであり、磁界の方向は印加部 1 6 A ~ 1 6 D を時計回りに 90° 回転させた関係にある。



尚、実施の形態 3 における方位センサの全体構造は、第 1 の実施の形態における方位センサに印加部 1 6 A ~ 1 6 D、1 7 A ~ 1 7 D を付加した構成である。すなわち、第 1 のブリッジ回路 1 3、第 2 のブリッジ回路 1 4 の上方には図示していないが、それぞれ第 1 の印加部 1 6、第 2 の印加部 1 7 が位置している。このとき、第 1 の印加部 1 6 の磁界の方向は、図 8 中の矢印 8 1 に示すように左側が N 極で右側が S 極である。また、第 2 の印加部 1 7 の磁界の方向は、矢印 8 2 に示すように、上側が N 極で下側が S 極である。

このような構成にすれば、印加部 1 6 A ~ 1 6 D に囲まれた部分からこの外部へは磁界が漏れにくい。これにより第 1 のブリッジ回路 1 3 への磁界の印加の効率が良いため、印加部 1 6、1 6 A ~ 1 6 D を構成する磁石の磁力が弱くても機能する。そのようにすれば、第 1 のブリッジ回路 1 3 へ印可する磁界が第 2 のブリッジ回路 1 4 へ影響を与える可能性が小さくなる。印加部 1 7 A ~ 1 7 D についても同様である。

以上、本発明の実施の形態 1 ~ 実施の形態 3 を説明したが、これらはホルダーやコイルが不要なので、小型になる。さらに、コイルに通電してバイアス磁界を発生させているのではなく、永久磁石を用いている。これにより方位センサは、磁界の発生のための電力が不要となり、省電力化される。このような方位センサは、携帯端末等への搭載も可能となる。

尚、上記すべての実施の形態においては、第 1 の検出回路と第 2 の検出回路のいずれも 4 個の検出素子を用いたブリッジ回路構成とし、その差動電圧を検知する方法を採用している。しかし第 1 の検出回路と第 2 の検出回路を 2 個の検出素子を用いたハーフブリッジ回路により構成してもよい。これについて、図 9 を用いて説明をする。図 9 は本発明の方位センサの第 1 の検出回路のバリエーションの回路図である。

第 1 の検出回路 9 0 は第 1 の検出素子 1 2 A と第 2 の検出素子 1 2 B とからなる。第 1 の検出回路 9 0 では、入力電極 1 8 A とグラ

ンド電極 19 A 間に所定の電圧を印加することにより第 1 の出力電極 20 A とグランド電極 19 A 間の電圧を検知する。この回路構成は、ブリッジ回路の半分の構成を有することから「ハーフブリッジ回路」と言われている。

- 5    なお、第 1 の検出素子 12 A と第 2 の検出素子 12 B との位置関係や、第 1 の検出回路 90 に対向する第 1 の磁気バイアス印加部の磁界方向との位置関係については実施の形態 1 と同様である。

第 2 の検出回路においても同様に構成することができる。

- 10    このようなハーフブリッジ回路構成は、ブリッジ回路の場合に比べて、検出素子の数が半分で、回路が必要とする面積も小さくなり、回路構成が簡単となり小型化にも有利である。

#### 産業上の利用可能性

以上のように本発明の方位センサは、以下の構成を備えている。

- 15    ・基板

・この基板の主面に設けられた少なくとも 2 以上の検出素子を備えた第 1 の検出回路と、同構成の第 2 の検出回路

・第 1 の検出回路に対向する位置に設けられた第 1 の磁気バイアス印加部

- 20    ・第 2 の検出回路に対向に設けられ、かつ第 1 の磁気バイアス印加部が発生する磁界の向きと異なる方向に磁界を発生する第 2 の磁気バイアス印加部

この構成により、ホルダーやコイルが不要となり、これにより、小形化が可能な方位センサが得られる。

## 請求の範囲

## 1. 基板と、

前記基板の主面に設けられた少なくとも2以上の検出素子を備えた第1の検出回路と、

## 5 前記基板の主面に設けられた少なくとも2以上の検出素子を備えた第2の検出回路と、

前記第1の検出回路に対向する位置に設けられた第1の磁気バイアス印加部と、

10 前記第2の検出回路に対向する位置に設けられ、かつ前記第1の磁気バイアス印加部が発生する磁界の向きと異なる方向に磁界を発生する第2の磁気バイアス印加部と、を備えた、  
方位センサ。15 2. 前記第1、第2の磁気バイアス印加部を永久磁石で構成した、  
請求項1に記載の方位センサ。3. 前記第1の検出回路と前記第2の検出回路との少なくとも一方を覆う絶縁層と、をさらに備えた、  
請求項1に記載の方位センサ。

20

## 4. 前記第1の検出回路は、

第1の検出素子と、

前記第1の検出素子とパターンの長手方向が異なり、かつ前記第1の検出素子と電氣的に直列に接続された第2の検出素子と、

25

前記第2の検出素子とパターンの長手方向が平行である第3の検出素子と、

前記第3の検出素子と電氣的に直列に接続され、かつ前記第1の検出素子とパターンの長手方向が平行である第4の検出素子と、を備え、

30

前記第 1 の検出素子と前記第 2 の検出素子、前記第 3 の検出素子と前記第 4 の検出素子とがそれぞれ電氣的に並列に接続されており、

前記第 2 の検出回路は、

5 第 5 の検出素子と、

前記第 5 の検出素子とパターンの長手方向が異なり、かつ前記第 5 の検出素子と電氣的に直列に接続された第 6 の検出素子と、

10 前記第 6 の検出素子とパターンの長手方向が平行である第 7 の検出素子と、

前記第 7 の検出素子と電氣的に直列に接続され、かつ前記第 5 の検出素子とパターン方向が平行である第 8 の検出素子と、を備え、

15 前記第 5 の検出素子と前記第 6 の検出素子、前記第 7 の検出素子と前記第 8 の検出素子とがそれぞれ電氣的に並列に接続されている、

請求項 1 に記載の方位センサ。

5. 前記第 1 の磁気バイアス印加部で発生する磁界の向きと前記第 2 の磁気バイアス印加部で発生する磁界の向きとがなす角度が  $90^\circ$  であり、前記第 1 の検出素子のパターンの長手方向と前記第 2 の検出素子のパターンの長手方向とがなす角度が  $90^\circ$  であり、かつ前記第 5 の検出素子のパターンの長手方向と前記第 6 の検出素子のパターンの長手方向とがなす角度が  $90^\circ$  である、

25 請求項 4 記載の方位センサ。

6. 前記第 1 の磁気バイアス印加部で発生する磁界の向きと前記第 1 の検出素子のパターンの長手方向のなす角度が  $45^\circ$  であり、前記第 2 の磁気バイアス印加部で発生する磁界の向きと前記第 5 の検出素子のパターンの長手方向のなす角度が  $45^\circ$  である、

30

請求項 5 記載の方位センサ。

7. 前記第 1 の検出回路は、

第 1 の検出素子と、

5 前記第 1 の検出素子とパターンの長手方向が異なり、  
かつ前記第 1 の検出素子と電氣的に直列に接続された第 2  
の検出素子と、を備え、

前記第 2 の検出回路は、

第 3 の検出素子と、

10 前記第 3 の検出素子とパターンの長手方向が異なり、  
かつ前記第 3 の検出素子と電氣的に直列に接続された第 4  
の検出素子と、を備えた、

請求項 1 に記載の方位センサ。

15 8. 前記第 1、第 2 の磁気バイアス印加部を C o P t 合金とフェ  
ライトのいずれかで構成した、

請求項 1 記載の方位センサ。

9. 前記絶縁層を S i O<sub>2</sub> で構成した、

20 請求項 1 記載の方位センサ。

10. 前記第 1、第 2 の磁気バイアス印加部で発生する磁界の強度  
を 5 0 e 以上 2 0 0 e 以下とした、

請求項 1 記載の方位センサ。

25

11. 第 1 の検出回路と第 2 の検出回路との少なくとも一方を囲む、周  
囲磁気バイアス印加部とを、さらに備えた、

請求項 1 記載の方位センサ。

30 12. 前記第 1 の検出回路と第 2 の検出回路とを、前記基板の互い

に異なる主面に設けた、

請求項 1 に記載の方位センサ。

1 3 . 前記基板が主面上にガラスグレース層を有する、  
5 請求項 1 に記載の方位センサ。

1 4 . 1 ) 第 1 の検出回路と第 2 の検出回路とを基板の主面上に形成する工程と、

2 ) 前記第 1 の検出回路に対向した位置に第 1 の磁気バイア  
10 ス印加部を形成し、前記第 2 の検出回路に対向する位置に第 2 の磁気バイアス印加部を形成する工程とを備え、

前記第 1 の磁気バイアス印加部で発生する磁界の向きと前記第 2 の磁気バイアス印加部で発生する磁界の向きとを異なるようにした、

15 方位センサの製造方法。

1 5 . 前記第 1 の検出回路と前記第 2 の検出回路の少なくとも一方を覆う絶縁層を形成する工程と、をさらに備えた、  
20 請求項 1 4 に記載の方位センサの製造方法。

1 6 . 前記工程 2 が、

前記絶縁層における前記第 1 、第 2 の磁気バイアス印加部の非形成箇所にレジストを形成する工程と、

25 前記絶縁層の全面に前記第 1 、第 2 の磁気バイアス印加部を構成する磁性材料を配する工程と、

前記レジストを除去する工程と、を有する、  
請求項 1 5 に記載の方位センサの製造方法。

1 7 . 前記第 1 、第 2 の磁気バイアス印加部の磁界の向きを設定する工程と、をさらに有する、  
30

請求項 1 4 に記載の方位センサの製造方法。

1/7

FIG. 1A

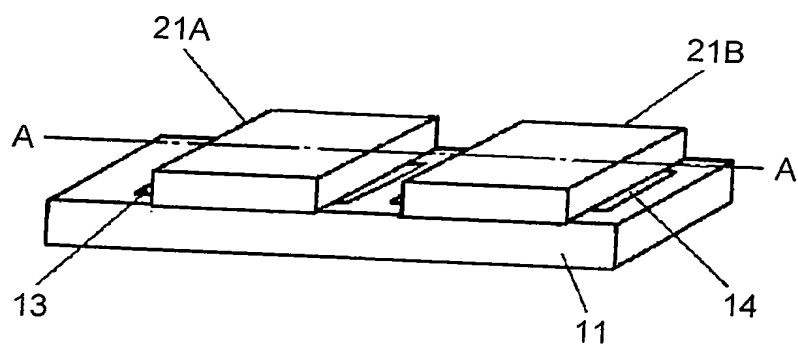


FIG. 1B

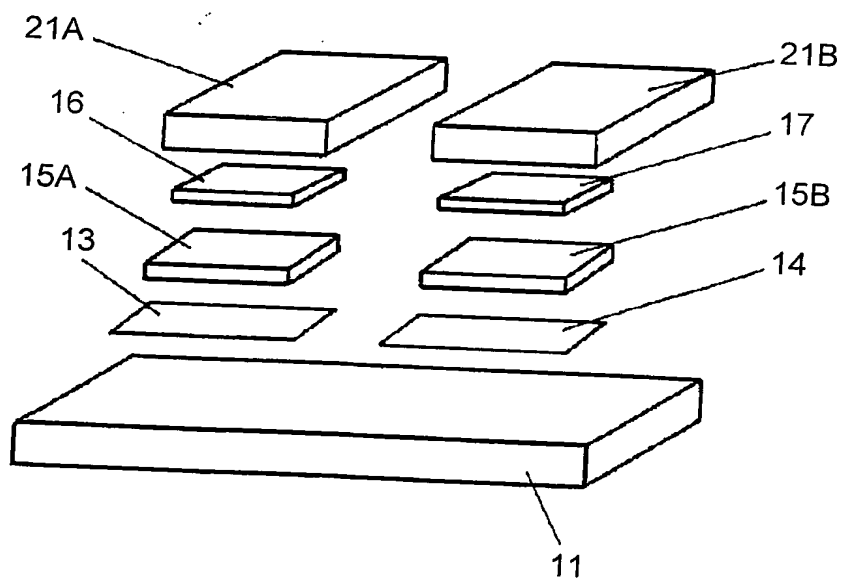




FIG. 2

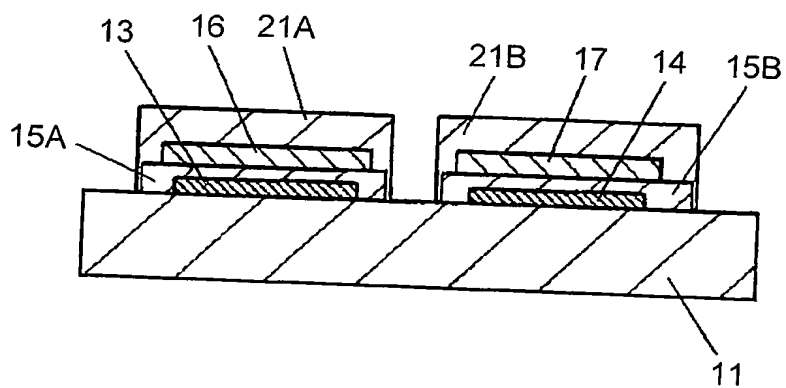
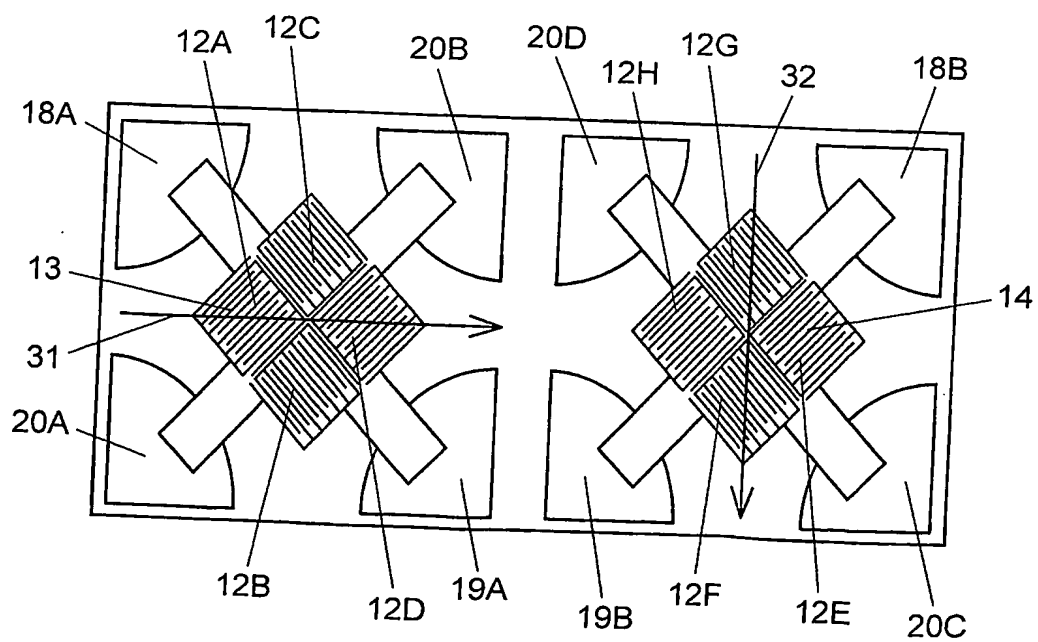


FIG. 3



3/7

FIG. 4

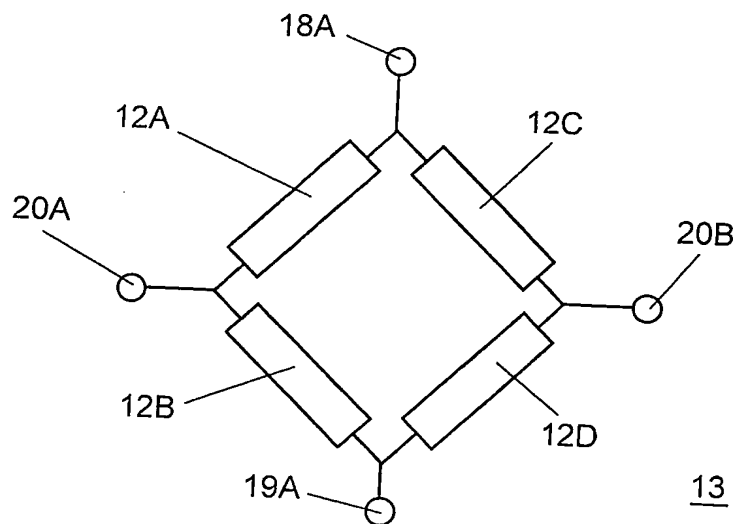
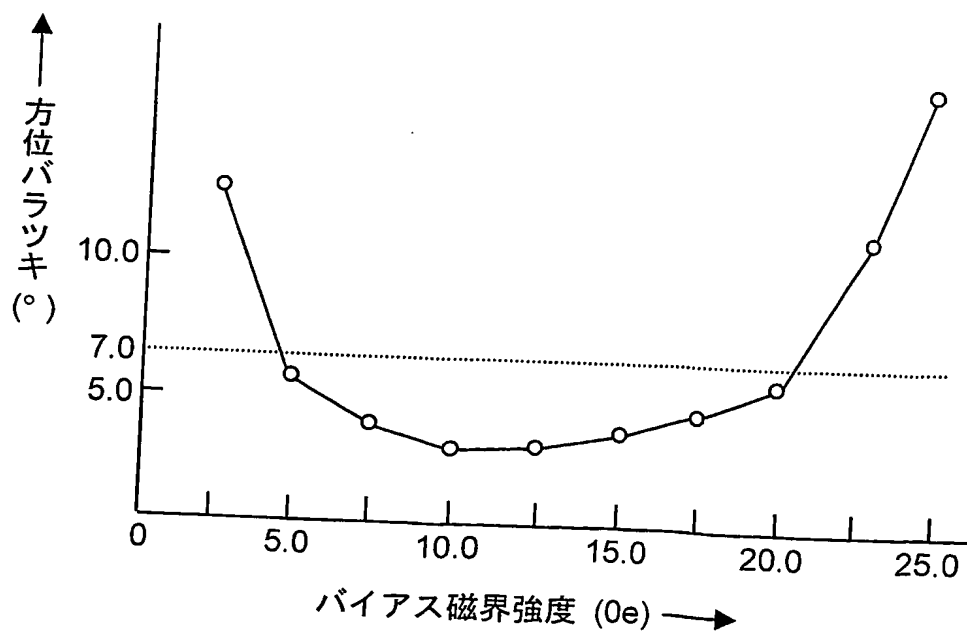


FIG. 5



4/7

FIG. 6

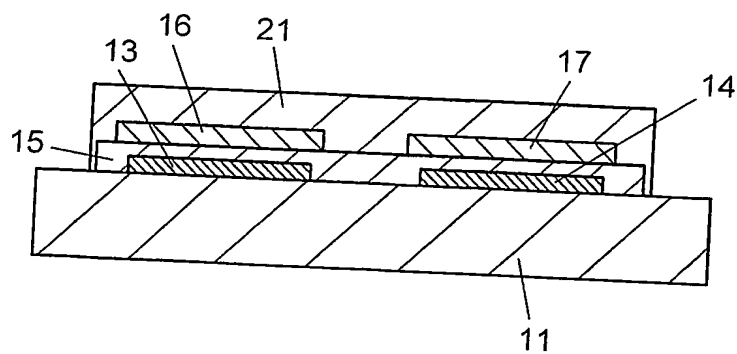
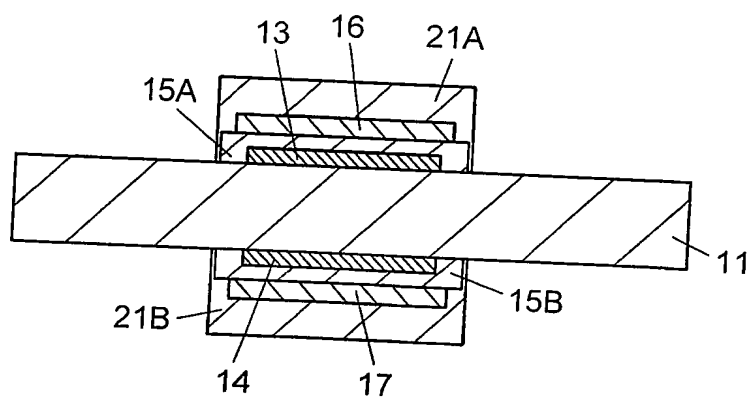


FIG. 7



5/7  
FIG. 8

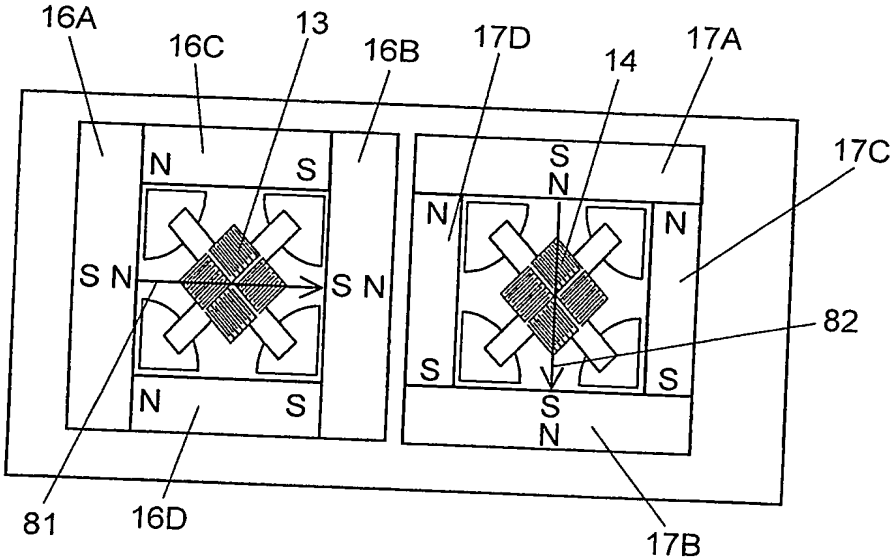
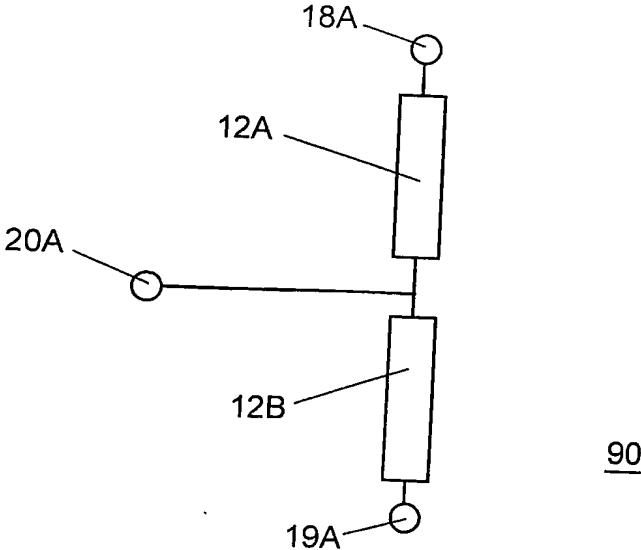


FIG. 9



6/7

FIG. 10A

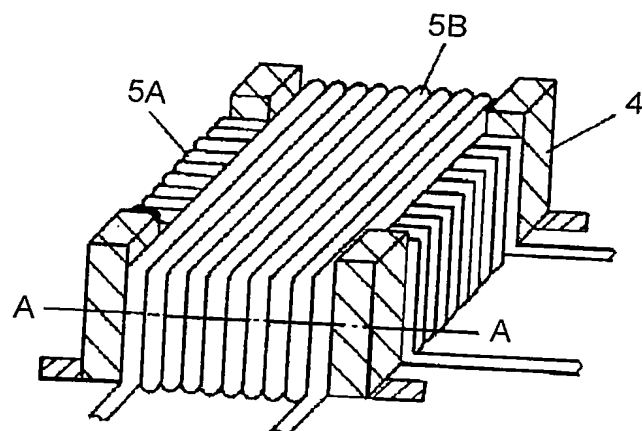
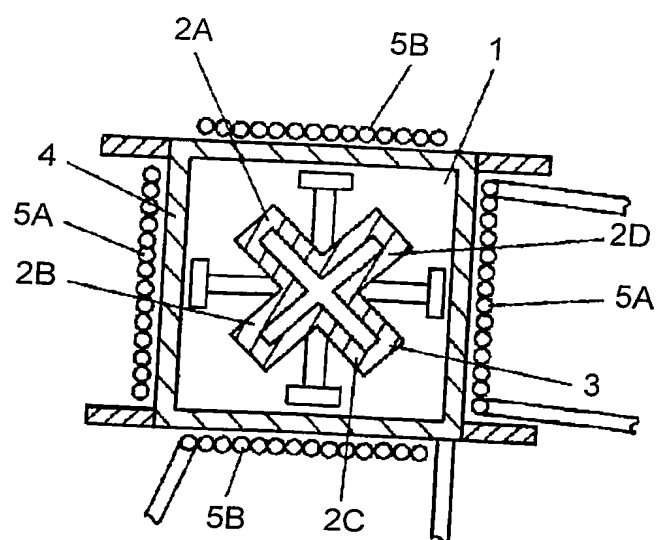


FIG. 10B



## 図面の参照符号の一覧表

1	基板	
2 A、2 B、2 C、2 D	検出素子	
3	ブリッジ回路	
4	ホルダー	
5 A	第1のコイル	
5 B	第2のコイル	
1 1	基板	
1 2 A	第1の検出素子	
1 2 B	第2の検出素子	
1 2 C	第3の検出素子	
1 2 D	第4の検出素子	
1 2 E	第5の検出素子	
1 2 F	第6の検出素子	
1 2 G	第7の検出素子	
1 2 H	第8の検出素子	
1 3	第1のブリッジ回路	
1 4	第2のブリッジ回路	
1 5、1 5 A、1 5 B	絶縁層	
1 6	第1の磁気バイアス印加部	
1 6 A、1 6 B、1 6 C、1 6 D	磁気バイアス印加部	
1 7	第2の磁気バイアス印加部	
1 7 A、1 7 B、1 7 C、1 7 D	磁気バイアス印加部	
1 8 A、1 8 B	入力電極	
1 9 A、1 9 B	グランド電極	
2 0 A	第1の出力電極	
2 0 B	第2の出力電極	
2 0 C	第3の出力電極	
2 0 D	第4の出力電極	
2 1、2 1 A、2 1 B	被覆層	
3 1、8 1	第1の磁気バイアス印加部の磁界方向	
3 2、8 2	第2の磁気バイアス印加部の磁界方向	
9 0	第1の検出回路	